

ADQ12-B

CONVERSOR A/D 12 BITS, INPUT - OUPUT, TIMER

DESCRIPCIÓN TÉCNICA DEL HARDWARE

CONVERSOR AD 12 BITS

Canales: 16 desbalanceados, 8 diferenciales.

Tiempo de conversión: 10 μ Seg.

Ganancia software programable: 4 rangos.

Entradas bipolares: ± 5 , ± 2 , ± 1 , ± 0.5 Voltios.

Entradas unipolares: +5, +2, +1, +0.5 Voltios.

ENTRADAS - SALIDAS DIGITALES

Port de salida de 8 bits, programable bit a bit.

Port de entrada de 5 bits.

TIMERS

Contador de 16 bits, reloj interno ó externo.

Pacer de 32 bits, reloj 16 μ S a 2h: 23m, soft seleccionable.

INTERRUPCIONES ENMASCARABLES (HARD Y SOFT)

Dos entradas de interrupciones enmascarables.

Nivel de IRQ seleccionable (7, 5, 4, 3, 2/9)

- Tensión de referencia disponible para el usuario.
- Ampliable por módulos enchufables (piggyback).
- Seis direcciones de instalación en el mapa de I/O.

- Funciones de librería para el usuario

- Programas en QBASIC, PASCAL, C, ASSEMBLY



ADQUISICION DE DATOS & CONTROL

Carlos Calvo 3928, (1230) Capital, Argentina, Tel: +54-11 4931-5254,
microaxial@microaxial.com.ar <http://www.microaxial.com.ar>

ADQ12-B

CONVERSOR A/D 12 BITS, INPUT - OUPUT, TIMER

DESCRIPCIÓN TÉCNICA DEL HARDWARE

❑ **CONVERSOR AD 12 BITS**

Canales: 16 desbalanceados, 8 diferenciales.

Tiempo de conversión: 10µSeg.

Ganancia software programable: 4 rangos.

Entradas bipolares: ±5, ±2, ±1, ±0.5 Voltios.

Entradas unipolares: +5, +2, +1, +0.5 Voltios.

❑ **ENTRADAS - SALIDAS DIGITALES**

Port de salida de 8 bits, programable bit a bit.

Port de entrada de 5 bits.

❑ **TIMERS**

Contador de 16 bits, reloj interno ó externo.

Pacer de 32 bits, reloj 16µS a 2h: 23m, soft seleccionable.

❑ **INTERRUPCIONES ENMASCARABLES (HARD Y SOFT)**

Dos entradas de interrupciones enmascarables.

Nivel de IRQ seleccionable (7, 5, 4, 3, 2/9)

- **Tensión de referencia disponible para el usuario.**

- **Ampliable por módulos enchufables (piggyback).**

- **Seis direcciones de instalación en el mapa de I/O.**

- *Funciones de librería para el usuario*

- *Programas en QBASIC, PASCAL, C, ASSEMBLY*

microAXIAL se reserva el derecho de modificar parcial ó totalmente las presentes características, sin aviso previo. La información provista en manuales, folletos y disquetes ha sido cuidadosamente revisada a efectos de evitar errores u omisiones; la aceptación de la misma, su interpretación así como el uso que se haga de ella queda bajo responsabilidad del usuario.

microAXIAL es marca registrada, se prohíbe el uso de la marca y la de sus productos asociados para todo tipo de publicación, salvo en aquellos casos en que se disponga aprobación escrita emitida por el titular de la marca..

microAXIAL



ADQUISICION DE DATOS & CONTROL

ADQ12-B

PLACA DE ADQUISICIÓN & CONTROL

□ SR. USUARIO

Agradecemos la confianza por la elección de nuestras placas, nos ponemos a su disposición para obtener de ella el mejor provecho, **microAXIAL** ha empeñado en su diseño y confección el máximo de los cuidados y nos resultará útil su parecer para mejorar el producto. Disponemos de otros productos en la línea de adquisición de datos, el apéndice B contiene información al respecto. Si es de su interés comuníquese con nuestro distribuidor ó con **microAXIAL** en forma directa.

□ MATERIAL PROVISTO

1) Placa **ADQ12-B**

2) Un diskette conteniendo:

Ejemplos de programación en QBASIC, ASSEMBLY, PASCAL y C, ADQLIB, librería básica para ADQ12-B, lenguaje QBASIC.

Aplicaciones varias: voltímetro, plotter, generador de onda cuadrada, verificación instalación ADQ12-B, etc.

3) Manual para el usuario. DESCRIPCIÓN DEL SOFTWARE

4) Manual para el usuario. DESCRIPCIÓN TÉCNICA DEL HARDWARE.

► **IMPORTANTE** El archivo **UPDATE.DOC** contiene sugerencias y actualizaciones, **se recomienda su lectura**. El archivo **README.DOC** contiene un listado y un breve explicativo de los programas disponibles.

GARANTÍA

La placa **ADQ12-B** cuenta con una garantía de 1 año a partir de la fecha de compra. La garantía cubre todo defecto en la placa, imputable a nuestro proceso de fabricación. La cobertura quedará sin efecto en caso de instalación ó uso que difieran de las recomendaciones del presente manual. La garantía queda sin efecto si persona ajena a **microAXIAL** haya intentado reparar el producto. El cumplimiento de la garantía se gestionará en los comercios donde se halla adquirido la placa. La garantía no se extiende bajo ningún concepto a los equipos, instalaciones y/ó aplicaciones a que se destine la placa para su uso. Los responsables de **microAXIAL** quedan expresamente excluidos de toda responsabilidad por daños ó perjuicios que pueda sufrir el comprador original ó terceros, como consecuencia directa ó indirecta del uso ó tenencia de la placa.

microAXIAL se reserva el derecho de modificar parcial ó totalmente las presentes características, sin aviso previo. La información provista en manuales, folletos y disquetes ha sido cuidadosamente revisada a efectos de evitar errores u omisiones; la aceptación de la misma, su interpretación así como el uso que se haga de ella queda bajo responsabilidad del usuario.

microAXIAL es marca registrada, se prohíbe el uso de la marca y la de sus productos asociados para todo tipo de publicación, salvo en aquellos casos en que se disponga aprobación escrita emitida por el titular de la marca..

I N D I C E D E C O N T E N I D O S

CAPÍTULO 1 - INSTALACIÓN

- 1.1 Funciones de los puentes y presets 1.1
- 1.2 Asignación de los terminales del conector DB37 (IOC) 1.3
- 1.3 Primeras pruebas del conversor AD 1.3

CAPÍTULO 2 - DESCRIPCIÓN TÉCNICA

- 2.1 Sección Analógica 2.1
 - 2.1.1 Multiplexor 2.3
 - 2.1.2 Amplificador de ganancia programable, PGA 2.4
 - 2.1.3 Sample / Hold. Conversor analógico - digital, A/D 2.5
 - 2.1.5 Conexión Bipolar y Unipolar, rangos de operación 2.7
 - 2.1.6 Tensión de referencia, +VREF 2.9
- 2.2 Sección Digital 2.10
 - 2.2.1. OUTBR, port de salida, STINR, port de entrada y status 2.10
 - 2.2.3. CTREG, registro de control 2.11
 - 2.2.4. Contador y Pacer 2.11
 - 2.2.5. Base de tiempo. Oscilador XTAL 2.15
 - 2.2.6. Interrupciones 2.15
- 2.3. Esquema de direcciones 2.17

CAPÍTULO 3 - PROGRAMACIÓN

- 3.1. Programación del port de salida, OUTBR 3.1
- 3.2. Lectura del registro de entrada y status, STINR 3.1
- 3.3. Escritura del registro de control, CTREG 3.2
- 3.4. Programación del CONT2 3.2
- 3.5. Programación del PACER 3.3
- 3.6. Adquisición de datos mediante el conversor A/D 3.3
- 3.7. Cambio de canal ó ganancia 3.4
- 3.8. Lenguajes y bibliografía 3.5

CAPÍTULO 4 - EJEMPLOS DE USO

- 4.1. Sugerencias para el uso 4.1
- 4.2. Ejemplos de conexión 4.2

APÉNDICE A - Verificación y ajuste. Algoritmo evaluación.

APÉNDICE B - Otros productos de **microAXIAL**.

I N S T A L A C I Ó N

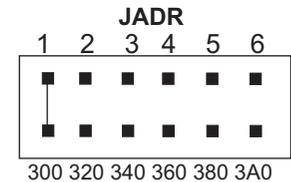
ADQ12-B se instala en un slot de 8 bits de una computadora PC/XT/AT/386/486. Los terminales para el usuario se hallan disponibles sobre **IOC**, conector DB37 (hembra) y es accesible a espaldas del gabinete del computador. En la esquina superior izquierda se halla el conector, **EXC**, destinado a expandir las prestaciones mediante módulos enchufables.

La placa cuenta con una serie de opciones que se definen mediante puentes. Las funciones de estos, así como las asignaciones del conector DB37, se describen en los puntos próximos, y se documentan a lo largo del presente manual.

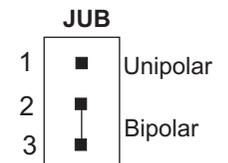
Con el computador desconectado, inserte la placa en uno de los slot libres y fije la misma al gabinete mediante un tornillo. Si cuenta con un módulo de ampliación, primero conéctelo al zócalo de expansión y siga luego la secuencia anterior.

1.1. Funciones de los puentes y presets.

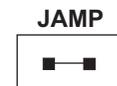
► **JADR**, selección dirección. La placa ocupa espacio en el mapa de entradas - salidas del computador y es posible instalar la placa en una de seis alternativas a elección del usuario. Se provee en la dirección base 300H. Es posible instalar hasta seis placas en forma simultánea.



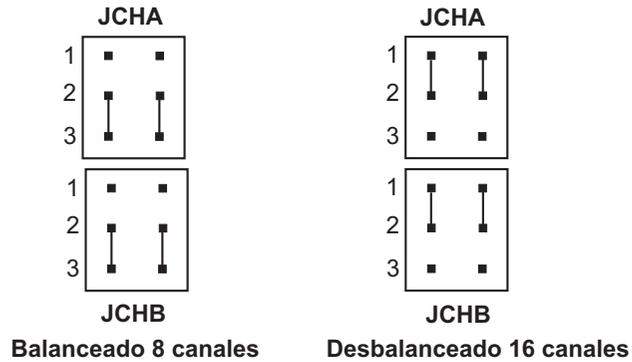
► **JUB**, selección unipolar - bipolar. Las señales analógicas a evaluar pueden ser unipolares ó bipolares, la selección se realiza sobre el puente JUB. En planta el puente se instala para señales bipolares.



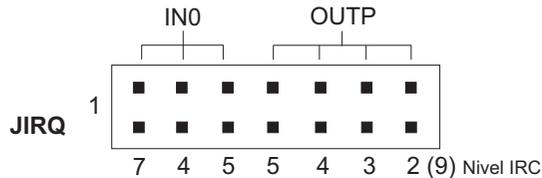
► **JAMP**, sirve cuando se utiliza módulos de ampliación. Siempre conectado.



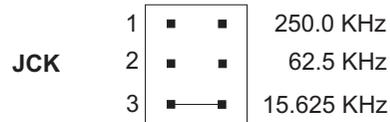
► **JCHA, JCHB**, selección balanceado - desbalanceado. Es posible operar con 16 canales desbalanceados (single - end), u ocho canales balanceados (diferenciales). La selección se realiza mediante los puentes JCHA y JCHB y se proveen instalados para el modo desbalanceado.



► **JIRQ**, permite acceder a uno de los niveles de interrupción de la PC. Se provee con los puentes sin instalar (un solo terminal en contacto).



► **JCK**, permite seleccionar una de tres señales internas de reloj, destinadas al contador que cuenta la placa, CONT2. En planta instalado para 15.625 KHz.



► **PRESETS**, la placa dispone de presets para proveer ajuste fino de algunos parámetros. Estos se calibran convenientemente en planta. En el apéndice A se provee información sobre las funciones de los presets.

1.2 Asignación de los terminales del conector DB37 (IOC)

Las tablas muestran la asignación de los terminales. Si se ha optado por el modo balanceado (JCHA/JCHB), las entradas analógicas deben tomarse de la tabla 1. Si el modo elegido es desbalanceado se tomarán de la tabla 2.

Pin Función		Pin Función	
1	C7+	20	C6+
2	C5+	21	C4+
3	C3+	22	C2+
4	C1+	23	C0+
5	C7-	24	C6-
6	C5-	25	C4-
7	C3-	26	C2-
8	C1-	27	C0-
9	AGND	28	-12V
10	+12V	29	IN4
11	IN3	30	IN1
12	IN2	31	IN0
13	G2	32	OUT2
14	CLK2	33	OUTB7
15	OUTB6	34	OUTB4
16	OUTB5	35	OUTB3
17	OUTB2	36	OUTB1
18	+VREF	37	PDGND
19	+5V		

Tabla 1. Entradas balanceadas

Pin Función		Pin Función	
1	C15	20	C14
2	C13	21	C12
3	C11	22	C10
4	C9	23	C8
5	C7	24	C6
6	C5	25	C4
7	C3	26	C2
8	C1	27	C0
9	AGND	28	-12V
10	+12V	29	IN4
11	IN3	30	IN1
12	IN2	31	IN0
13	G2	32	OUT2
14	CLK2	33	OUTB7
15	OUTB6	34	OUTB4
16	OUTB5	35	OUTB3
17	OUTB2	36	OUTB1
18	+VREF	37	PDGND
19	+5V		

Tabla 2. Entradas desbalanceadas

1.3 Primeras pruebas del conversor AD

Para verificar la correcta instalación de la placa ejecute el programa ADQTEST.EXE provisto en el diskette. El programa verifica la existencia de la

INSTALACIÓN

placa en la dirección de instalación que declara el usuario. Realiza además pruebas del timer y mide la velocidad de adquisición de datos analógicos.

En el diskette se disponen, entre otros, de programas cuyos nombres y funciones son:

- **VOLT12B.EXE**: voltímetro bipolar, con selección de canal y fondo escala.
- **VOLT2U.EXE**: voltímetro unipolar, selección de canal y fondo de escala.
- **PLOT12.EXE**: permite graficar en tiempo real cualquier canal. Dispone de base de tiempo y fondo de escala seleccionables.

Para realizar pruebas rápidas y sencillas, conecte los extremos de un potenciómetro, 10K ó más, entre la tensión de referencia (+VREF = 4,8V) pin 18 y AGND (Analog Ground) pin 9. El cursor del potenciómetro se conectará a uno de los canales, por ejemplo Canal 1, pin 8. La prueba sugerida es para el modo desbalanceado.

Si la placa se halla en modo UNIPOLAR, ejecute VOLT12U.EXE ó PLOT12.EXE. Para el modo BIPOLAR, ejecute VOLT12B.EXE ó PLOT12.EXE. Cada uno de los programas presentan mediciones en pantalla, estas deben seguir las variaciones del potenciómetro. Compare las mediciones con los valores obtenidos por un voltímetro, conectado sobre el cursor del potenciómetro.

INSTALACIÓN

Tensiones de alimentación: +5.0V ($\pm 5\%$), $\pm 12.0V$ (-3%, +5%)
Rango de temperatura ambiente: 0°C a 70°C
Consumo total (port de salida sin carga): 3.5Watt

ENTRADAS ANALÓGICAS, AMPLIFICADOR, CONVERTOR

Especificaciones a: 25°C, +5.0V, $\pm 12.0V$

Entradas desbalanceadas (single-end): 16 canales
Entradas balanceadas (diferenciales): 8 canales
Rangos entrada, operación lineal (unipolar): +5, +2, +1, +0.5V
Rangos entrada, operación lineal (bipolar): ± 5 , ± 2 , ± 1 , $\pm 0.5V$
Corriente máxima entrada (enclavamiento interno a +12V): 10mA
Máxima tensión entrada a 10mA (RS=390 ohms): 16/18Volt
Máxima tensión en modo común (zona no lineal): ± 12 Volt
Impedancia de entrada: balanceado 20M, desbalanceado 10MOhms
Resistencia serie total, 390+ RMUX (ON): típico 740 Ohms
Corriente de offset (entradas): ± 5 nA a 25°C, 90nA a 70°C

Ganancia software seleccionable, 4 rangos: 10, 5, 2, 1
Exactitud en la lectura (ajustable a cero): ± 2 LSB
Deriva por cambio térmico (ajustable a cero): ± 0.02 LSB/°C
Ancho de banda: 0 dB desde CC a 70000KHz
Filtro pasabajo: -3db a 70000KHz, 10dB x decada
Rechazo en modo común a 50Hz: 80dB
Alinealidad: ± 2 LSB

Convertor A/D, resolución 1 parte en 4096: 12bits
Codificación: binario para unipolar, binario-desplazado para bipolar
Tiempo de conversión A/D: típico 10 μ S
Tiempo de retención S/H: típico 3 μ S
Tiempo de conmutación MUX: típico 3 μ S
Tiempo de conmutación ganancia PGA: típico 2 μ S
Velocidad adquisición (AT 12/16 en assembly): 64000 m/seg

Tensión de referencia externa: +4.8V, $\pm 3\%$
Deriva térmica: típico 40 ppm/°C

ENTRADAS - SALIDAS DIGITALES, OUTBR, STINR, CTREG	
Entr:	VIL = 0.8V, VIH = 2.0V, VH = 0.4V, IIL = 200µA, IIH = 20µA
Salidas:	VOL = 0.35V, VOH = 2.7V, IOL = 8mA, IOH = -400µA
Periodo escritura (mínimo), CTREG, OUTBR:	650nS
Periodo de lectura (mínimo), STINR:	650nS
.	
TIMER 8253-5	
VIL Tensión entrada cero, CLK2, GATE2:	0,8V máx.
VIH Tensión entrada uno, CLK2, GATE2:	2,2V mín.
IL Corriente carga entrada, CLK2:	±10µA
IIL Corriente entrada cero, GATE2 3.3K a +5V:	1,3mA
IIH Corriente entrada alto, GATE2:	+10µA
VOL Tensión de salida bajo, OUT2, a IOL = 1,4mA:	0,4V máx.
VOH Tensión de salida alto, OUT2, a IOH = 150µA:	2,4V mín.

DESCRIPCIÓN TÉCNICA

ADQ12 es un sistema modular de adquisición y control. Se compone de una placa base denominada **ADQ12-B**, cuyas características funcionales y eléctricas se describen en el presente manual, y un grupo de módulos de ampliación que se insertan en el conector de expansión; consulte el apéndice **B** por las características de los módulos enchufables.

La placa cuenta con dos secciones, una analógica y otra digital, como puede apreciarse en la fig. 2.1, y sus funciones se describen a continuación.

Sección analógica.

- **MUX**, multiplexor analógico, 16/8 canales.
- **PGA**, amplificador de ganancia programable por software.
- **S/H**, etapa de muestreo y retención.
- **A/D**, conversor Analógico.
- **VREF**, tensión de referencia.

Sección digital.

- **OUTBR**, port de salida de 8 bits, programable bit a bit.
- **INSTR**, port de entrada de 5 bits y registro de status.
- **CTREG**, registro de control para las funciones programables.
- **PACER**, temporizador de precisión, 32 bits. Capacidad de interrupción.
- **CONT**, contador - timer programable de 16 bits.
- **INO, OUTP**, interrupciones enmascarables.
- **DX**, decodificador de direcciones.
- **OSCIL**, base de tiempo con frecuencias seleccionables.

2.1. SECCIÓN ANALÓGICA

La sección analógica se compone de cuatro etapas: un multiplexor (MUX), un amplificador de ganancia programable (PGA), una etapa de muestreo y retención (S/H), y el conversor A/D propiamente dicho.

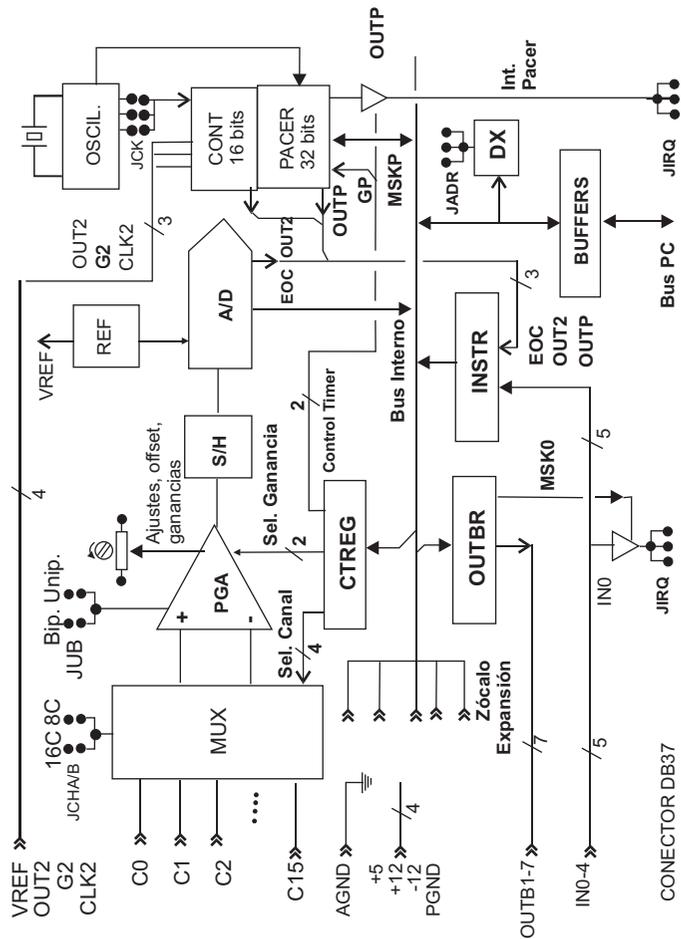


Fig. 2.1: ADQ12 Diagrama en bloques

2.1.1. Multiplexor.

En modo balanceado (diferencial) el multiplexor permite seleccionar uno entre ocho canales. Las entradas en el presente caso se tomarán entre los pares de terminales (C0+) (C0-) hasta (C7+) (C7-). Si se opera en el modo desbalanceado, los canales serán 16 y se tomarán entre C0 - AGND a C15 - AGND. El modo se selecciona mediante el juego de puentes JCHA - JCHB. La elección del canal se realiza por soft, vía el registro de control, CTREG. En el modo balanceado mediante los 3 bits de menor peso (b2-b0). En el modo desbalanceado mediante los 4 bits de menor peso (b3-b0). Las señales de entrada pueden ser bipolares ó unipolares, en el punto 2.1.5 se detallan los rangos para cada caso.

Para aumentar la confiabilidad, la placa ADQ12-B cuenta con una serie de protecciones sobre sus entradas, según el detalle que sigue. Al conmutar de canal el multiplexor desarma en primer lugar la conexión vigente y luego arma la nueva conexión solicitada. Esta característica evita la circulación de corriente entre canales en el instante de la transición del MUX (break-before-make).

Además, cada entrada al multiplexor cuenta con una resistencia en serie de 390 ohmios. En caso de sobretensiones se producirá un enclavamiento protector mediante la deriva de corriente hacia la fuente de alimentación. Las resistencias cumplen la función de limitar el valor de corriente (ver características eléctricas por valores límites). En virtud de la alta impedancia de entrada del amplificador, la disposición serie de las resistencias no producen un efecto divisor apreciable.

En relación al tiempo de conmutación del MUX, se recomienda ver el punto 3.7.

► **Nota.** El modo balanceado (diferencial) resulta insustituible por el rechazo que presenta al ruido u otras señales indeseables en modo común. Para obtener el máximo beneficio de esta configuración, la fuente de la señal a evaluar debe también ser balanceada. Este modo también es útil cuando la tensión a medir se obtiene sobre transductores que operan en configuración puente. El modo desbalanceado (single-end) resulta práctico cuando las señales a medir comparten un retorno común. En este modo ADQ12-B ofrece la alternativa de 16 canales de entrada.

2.1.2. Amplificador de ganancia programable, PGA

Es un amplificador de instrumentación con cuatro valores de ganancia seleccionables por programa. La elección se realiza sobre los bits 4 y 5 del registro de control, CTREG. Esta etapa cuenta con seis potenciómetros, P1 a P6. Los cuatro primeros para un ajuste fino de la ganancia (P1 a P4), los dos últimos para la puesta a cero de la deriva de tensión (offset). La calibración de los mismos se efectúa en planta, si se deseara un control de mantenimiento consultar el APÉNDICE A.

La figura 2.2 ilustra el esquema eléctrico del grupo multiplexor y amplificador para el modo balanceado y desbalanceado. Se puede observar las resistencias en serie con las entradas al MUX (RS) y las resistencias en paralelo con las entradas del amplificador (RP = 10 Mohms).

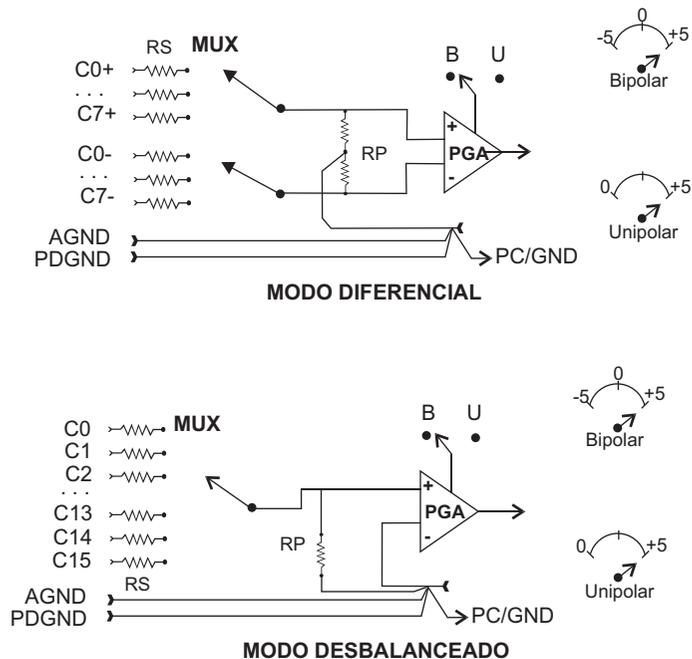


Fig. 2.2. Diagrama de entradas: diferencial y desbalanceado

2.1.3. Sample & Hold, S/H.

Se dispone esta etapa a efectos de garantizar un valor estable de tensión durante el tiempo que dura la conversión.

2.1.4. Conversor analógico - digital, A/D.

Utiliza un conversor AD de 12 bits modelo ADC912A ó similar. La obtención del valor convertido se deberá realizar en dos lecturas sucesivas, primero el byte alto ADHIG, y luego el bajo ADLOW. En el byte alto son significativos los 4 bits de menor peso, los restantes tendrán el valor cero.

Una señal de fin de conversión (EOC) en estado alto, indica que se cuenta con un nuevo valor digitalizado. El estado de la señal EOC puede obtenerse del bit 5 del registro STINR. El inicio de la conversión se realizará por lectura del byte bajo, ADLOW. Son posibles dos procedimientos para la adquisición, estos se describen en el próximo punto.

El tiempo de conversión de la unidad conversora AD es de 10,0 μ Seg. Este tiempo es el que media entre el inicio de la conversión y el instante en que EOC indica que el dato se halla disponible. Para determinar la velocidad de adquisición, es decir si el número de muestras por segundo sobre un determinado canal, intervienen además los siguientes factores:

- 1) Lectura y conformación del dato (luego que EOC = 1).
- 2) Almacenamiento del dato en memoria. Incremento de punteros y decremento de contadores.
- 3) Transformación del dato en valores equivalentes de tensión (variable real en precisión simple).
- 4) Presentación numérica y/ó gráfica en tiempo real.

Estos factores pueden aparecer parcial ó totalmente en la resolución de un problema, y corresponden al post-procesamiento del dato. La placa **ADQ12-B** ofrece dos alternativas de adquisición, que se describen en los puntos próximos, ejemplos prácticos pueden apreciarse en el capítulo de PROGRAMACIÓN (3.6)

DESCRIPCIÓN TÉCNICA

y en el manual correspondiente a la DESCRIPCIÓN DEL SOFTWARE. Es también necesario considerar que en la velocidad de adquisición interviene la velocidad del procesador, a tal efecto se cuenta con el programa en assembly ADQTEST.EXE, que permite una evaluación del conjunto placa ADQ12-B y computador. En el apéndice A se provee el algoritmo del programa para la consideración del usuario.

- Procedimiento para lecturas sucesivas a máxima velocidad.

Este procedimiento se basa en la posibilidad de paralelismo con que fue diseñada la placa ADQ12-B, los pasos a seguir son:

- a) Lectura del byte bajo, ADLOW.
La lectura conduce a eventos siguientes:
 - . Fuerza la señal EOC a nivel bajo
 - . Retiene el valor analógico (S/H)
 - . Dispara el conversor A/D
 Este primer valor leído no deberá ser tenido en cuenta.
- b) Espera hasta que EOC tome el valor alto.
- c) Lectura del byte alto, ADHIG.
- d) Lectura del byte bajo, ADLOW. Inicia una nueva conversión.
- e) Se procesa la información leída.
- f) Vuelta al punto b)

Puede observarse en el punto d) que se da inicio a una nueva conversión, en tanto simultáneamente se procesa información leída. Este paralelismo permite el aumento de la velocidad de adquisición. Como lo indica el título el procedimiento es útil y válido en lecturas sucesivas.

- Procedimiento para lecturas esporádicas.

Este procedimiento deberá aplicarse cuando las lecturas son esporádicas (tiempo entre lectura mucho mayor que tiempo de conversión). Una nueva lectura deberá iniciarse desde el primer punto, esto garantiza que el valor adquirido corresponde al instante próximo anterior.

DESCRIPCIÓN TÉCNICA

- a) Inicio de la conversión por lectura de ADLOW.
- b) Espera hasta que EOC tome el valor alto.
- c) Lectura del byte alto, ADHIG.
- d) Lectura del byte bajo, ADLOW.
- e) Se procesa la información leída.

2.1.5. CONEXIÓN BIPOLAR Y UNIPOLAR. RANGOS DE OPERACIÓN.

ADQ12-B puede operar con señales analógicas unipolares ó bipolares. La selección se efectúa mediante JUB. Los rangos para cada caso se ilustra en las tablas siguientes (ADQ12-B standard).

a) Rango de tensiones en conexión unipolar.

Las tensiones de entrada deberán tener excursiones positivas, respecto de AGND para el modo desbalanceado, respecto del terminal negativo (Cn-) para el modo balanceado. La codificación corresponderá al binario puro: desde 000h hasta FFFh.

F.E. 5.0V	F.E. 2.0V	F.E. 1000mV	F.E. 500mV	HEXA	Decimal
4.999	1.9995	999.8	499.9	FFF	4095
4.998	1.9990	999.5	499.8	FFE	4094
-	-	-	-	-	--
2.501	1.0005	500.2	250.1	801	2049
2.500	1.0000	500.0	250.0	800	2048
2.499	0.9995	499.8	249.9	7FF	2047
-	-	-	-	-	-
0.002	0.0010	0.5	0.2	002	2
0.001	0.0005	0.2	0.1	001	1
0.000	0.0000	0.0	0.0	000	0
F.E. Fondo de Escala.					

DESCRIPCIÓN TÉCNICA

Producida la lectura del valor digitalizado, el valor analógico equivalente se obtendrá mediante la expresión que sigue:

$$\text{Valor analógico} = FE / 4096 * \text{Valor digital}$$

Ejemplo. Para un fondo de escala de +5V y una lectura digital de 2049, el valor de tensión correspondiente será: $5V / 4096 * 2049 = 2,5012V$

b) Rango de tensiones en conexión bipolar.

En el presente caso se podrán adquirir tensiones de entrada con excursiones positivas y negativas. La codificación que se utiliza es binario desplazado (típica en los convertidores AD): desde 000 a 7FFh corresponden a valores de tensión negativa, el valor digital 800h a cero volts, y desde 801h a FFFh corresponden a los valores positivos. Producida la lectura del valor digitalizado el valor de tensión se determinará mediante la expresión que sigue:

F.E. 5.0V	F.E. 2.0V	F.E. 1000mV	F.E. 500mV	HEXA	Decimal
4.999	1.9995	999.8	499.9	FFF	4095
4.998	1.9990	999.5	499.8	FFE	4094
-	-	-	-	-	--
2.501	1.0005	500.2	250.1	801	2049
2.500	1.0000	500.0	250.0	800	2048
2.499	0.9995	499.8	249.9	7FF	2047
-	-	-	-	-	-
0.002	0.0010	0.5	0.2	002	2
0.001	0.0005	0.2	0.1	001	1
0.000	0.0000	0.0	0.0	000	0
F.E. Fondo de Escala.					

DESCRIPCIÓN TÉCNICA

$$\text{Valor analógico} = (2 * FE / 4096) * (\text{Valor digital} - 2048)$$

FE es el valor absoluto del fondo de escala

Ejemplo. Para un fondo de escala de $\pm 5V$ y una lectura digital igual a 2 y otra igual 4094, resulta:

$$\text{Valor Analógico} = (2 * 5 / 4096) * (2 - 2048) = -4.9951 V$$

$$\text{Valor Analógico} = (2 * 5 / 4096) * (4094 - 2048) = +4.9951 V$$

c) Consideraciones sobre la conexión bipolar y unipolar.

Si las señales a evaluar son únicamente positivas se obtiene mejor resolución en conexión unipolar. Por ejemplo: para un fondo de escala +5V el valor de 1LSB será $5V / 4096 = 1.2207 mV$. Si la misma señal se evalúa en conexión bipolar el valor de 1LSB será: $2 * 5V / 4096 = 2.4414 mV$. Si las señales a medir toman valores positivos y negativos la conexión obvia debe ser bipolar.

► **NOTA.** Si la señal a medir toma valores negativos, en tanto se halla en conexión unipolar, la placa no sufrirá daños en tanto la tensión no exceda los límites máximos. Todos los valores negativos arrojarán una lectura de valor igual a cero.

2.1.6. TENSIÓN DE REFERENCIA, VREF

Una tensión de referencia de +4.8V (±3%) es provista en el terminal 18 de conector DB37. Se obtiene mediante una etapa separadora, de la referencia interna utilizada por la placa ADQ12-B, tiene una capacidad de corriente máxima de 8 a 10mA.

VREF puede utilizarse para propósitos diversos, por ejemplo para realizar un control de mantenimiento del convertidor A/D (ver apéndice A). Para disponer un valor de tensión sobre un canal del convertidor, a efectos de ejercer una supervisión sobre el sistema de adquisición; ó bien para la alimentación de un puente resistivo.

2.2 SECCIÓN DIGITAL

2.2.1. OUTBR, port de salida.

OUTBR es un port de salida de 8bits. La programación de los estados de salida se realizará en forma individual, bit a bit. Siete de ellos se hallan disponibles en el conector IOC (DB37): OUTB1 a OUTB7. El bit cero, OUTB0, sirve a efectos de enmascarar la entrada de interrupción In0 (ver fig. 2.3). Las salidas OUTBR son forzadas a cero tras el encendido ó un Reset del computador (ALT - CTRL - Del no fuerza un reset). El control de los bits se realiza enviando a la dirección de OUTBR un byte con las características siguientes: los tres bits de menor peso (b2, b1, b0) señalan uno de los 8bits de salida, en tanto el valor del bit 3 será colocado en la salida señalada. Al definir un determinado bit de salida, los restantes mantienen su valor. Los bits 7 a 4 no desempeñan función alguna.

b7	b6	b5	b4	b3	b2	b1	b0
OUTB5 toma el valor 1:	1	1	0	1			
OUTB6 toma el valor 0:	0	1	1	0			
OUTB6 toma el valor 1:	1	1	1	0			
OUTB0 toma el valor 0:	0	0	0	0			

2.2.2. STINR, port de entrada y registro de status.

Este registro combino dos funciones, los 5 bits de menor peso sirven para el ingreso de señales digitales y se hallan disponibles en el conector DB37, IN0 a IN4. La entrada IN0 tiene además capacidad de interrupción (2.2.6). Los tres bits de mayor peso revelan el estado del conversor A/D pacer y contador.

Bit	Nombre	Función
Bit 7	OUT2	- Indica el estado de salida del timer 2, CONT2
Bit 6	OUTP	- Indica el estado de salida el PACER.
Bit 5	EOC	- Fin de conversión = 1. Conversión en curso = 0
Bit 4	IN4	- Estado de la línea de entrada IN4
Bit 3	IN3	- Estado de la línea de entrada IN3
Bit 2	IN2	- Estado de la línea de entrada IN2
Bit 1	IN1	- Estado de la línea de entrada IN1
Bit 0	IN0	- Estado de la línea de entrada IN0

2.2.1. CTREG, registro de control.

Este registro permite definir las funciones programables que dispone la placa ADQ12-B. Las funciones y los nombres de cada bit son los que siguen.

Bit	Nombre	Función
Bit 7	MSKP	1: Habilita la interrupción del PACER 0: Enmascara la interrupción del PACER
Bit 6	GTP	1: Dispara el PACER 0: Bloquea el PACER
Bit 5 - 4	AX1 - AX0	Control de los 4 rangos de ganancia del PGA 00: Fondo de escala 5.0V 01: Fondo de escala 2.0V 10: Fondo de escala 1.0V 11: Fondo de escala 0.5V
Bit 3 - 0	MX3 - MX0	Selección de los canales analógicos

Cuando se opera en modo diferencial, los bits 2 a 0 seleccionan uno entre 8 de los canales analógicos, en el presente caso el bit 3 no cumple función alguna. Cuando se opera en modo desbalanceado, los bits 3 a 0 seleccionan 1 entre 16 canales analógicos. El registro de control es forzado a cero luego de un encendido ó un reset del computador (ALT-CTRL-DEL no fuerza un reset).

2.2.4. CONTADOR Y PACER

a) Características básicas del timer (8253).

ADQ12-B utiliza la unidad INTEL 8253, se describirá brevemente las características de la citada unidad. Ésta dispone de tres temporizadores programables de 16 bits y un registro de control. Cada timer cuenta con:

- Entrada de disparo G0, G1 y G2.
- Entrada de reloj CLK0, CLK1 y CLK2.
- Salida OUT0, OUT1 y OUT2.

Cada timer esta conformado por un contador (CONT0, CONT1 y CONT2) de 16 bits. El contador se carga (soft) con un valor inicial y tras un disparo inicia una cuenta descendente, al ritmo que impone la señal del reloj, cuando la cuenta arriba a cero la salida OUTn toma el estado alto. La lectura de los contadores puede ser al "vuelo" o bien transfiriendo previamente sus valores a registros internos de la unidad 8253.

Cada timer de la unidad 8253 puede operar en uno de seis modos de trabajo, seleccionables mediante el registro de control, COWOR. Según el modo elegido el disparo será por software ó hardware (G0, G1, G2). Se recomienda consultar la bibliografía adjunta para los usuarios que no se hallen familiarizados con la unidad 8253.

b) Uso del timer 8253 por la placa ADQ12-B

La placa ADQ12-B dispone del timer 2 para aplicaciones generales y los timers 1 y 0 para conformar un pacer de 32 bits. Se describen ambos en los ítem próximos.

- **CONT2.** El timer 2 se halla disponible para funciones generales. El usuario puede acceder a sus terminales vía el conector DB37 (G2, CLK2, OUT2). La señal de reloj puede ser interna ó externa. En el primer caso se optará por tres frecuencias seleccionables en JCK: 15.625KHz, 62.5KHz ó 250KHz. En el caso de emplearse una base de tiempo externa se dejará libre de puentes JCK. La entrada de disparo, G2, se halla internamente conectada a +5V a través de una resistencia de 3.3K. Es posible sensar el estado de la salida OUT2 sobre el bit 7 de STINR (ver fig. 2.3).

- **PACER.** El timer 1 y 0 conforman un PACER de 32 bits. La combinación de ambos permite obtener marcaciones temporales entre 16 Seg y 2 horas 23 minutos. El timer 1 actuará como divisor de frecuencia programable (modo de

operación 3). Trabaja con una señal de reloj de 500KHz (2 Seg) proveniente del oscilador interno. La salida, OUT1, se conecta a la entrada de reloj del timer cero, CLK0 (ver figura 2.3).

El timer 0 podrá programarse en cualquiera de los seis modos disponibles. La entrada de disparo, G0, podrá controlarse vía el bit 6 del registro de control, denominado GTP. En tanto el estado de la salida se obtendrá del bit 6 del STINR, denominado OUTP.

La salida OUT puede activar, vía un separador, uno de los niveles de interrupción de la PC: IRQ5, IRQ4, IRQ3 ó IRQ2 (XT) IRQ9 (AT). La selección se realiza sobre JIRQ (figura 2.3). Una solicitud de interrupción se producirá por un flanco ascendente en OUTP. La interrupción puede ser enmascarada vía el bit 7 de CTREG denominado MSKP. Un nivel alto habilitará el paso de una interrupción, en tanto un nivel bajo bloqueará el pedido. Al enmascarar la solicitud el separador permanecerá en alta impedancia.

Las condiciones generales para el uso de las interrupciones son tratadas en el punto 2.2.6. Si no se emplea OUTP para generar interrupciones se sugiere librar de puentes a JIRQ.

C) Aplicaciones del PACER.

El PACER puede emplearse para: a) Generar demoras programables en un muy amplio rango de tiempos. b) Fraccionar el tiempo del procesador entre diversas rutinas (multitask), demanda el uso de las interrupciones. c) Para al adquisición ó generación de datos mediante subrutinas en background (por interrupciones). d) Para la medición de tiempo entre dos eventos.

ADQ12-B cuenta con librerías para la adquisición en tiempo real, ver apéndice B.

- *Ejemplo, el PACER para generar demoras.*

Timer 1 en modo 3. Opera como divisor de frecuencia programable. El período de la señal de salida (OUT1) será igual a l valor N, cargado en CONT1, multiplicado por el período de la señal de reloj (ver programa 3.4).

$$T(\text{OUT1}) = N * 2 \text{ Seg} \quad (\text{N mínimo: 4. N máximo: 65535})$$

Timer 0 en modo 1. Se carga CONT0 con un determinado valor denominado M. Al dispararse el timer 0, la salida OUTP toma el estado bajo, en tanto se inicia una cuenta descendente. Cuando llega a cero la salida OUTP toma el estado alto., El intervalo de tiempo que media entre el disparo y el fin de cuenta será:

$$T(\text{OUT}) = M * T(\text{OUT1}) \quad (\text{M mínimo 2 M máximo 65535})$$

$$T(\text{OUTP}) = M * N * 2 \text{ Seg}$$

Se podrán programar intervalos, con resolución de 4 Seg, comprendidos entre los valores mínimos y máximos de:

$$T(\text{OUTP}) \text{ mínimo} = 2 * 4 * 2 \text{ Seg} = 16 \text{ Seg}$$

$$T(\text{OUTP}) \text{ máximo} = 65535 * 65535 * 2 \text{ Seg} = 8590 \text{ Seg.}$$

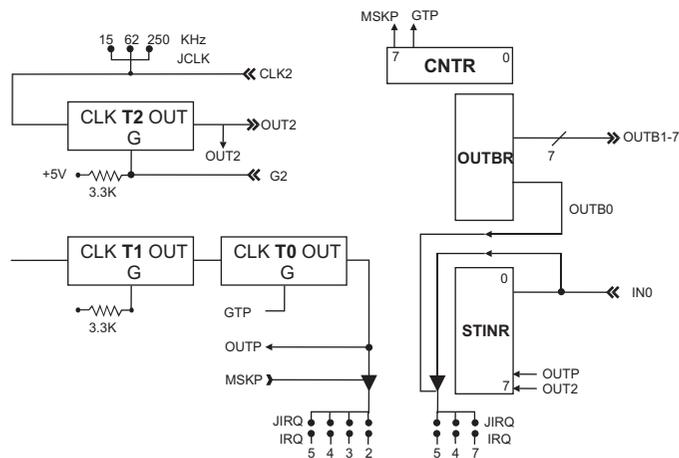


Fig. 2.3. Diagrama CONT2, PACER e interrupciones

2.2.5. BASE DE TIEMPO, OSCILADOR XTAL

ADQ12-B utiliza un oscilador de cristal (4 MHz) y un divisor para obtener las diversas señales de reloj que utiliza el sistema. El PACER utiliza 50KHZ, sobre el conector de expansión se cuenta con una derivación de 62.5KHz y el CONT2 utiliza una de las siguientes alternativas: 15.625KHz, 62.5KHz ó 250KHz (selección JCK).

2.2.6. INTERRUPCIONES

ADQ12-B dispone de dos alternativas de interrupciones: una vía el PACER y otra a través de la entrada IN0. Ambas acceden mediante sendos separadores a los siguientes niveles de interrupción:

PACER: IRQ5, RIQ4, IRQ3, IRQ2(XT) IRQ9(AT ó superior)
IN0: IRQ7, IRQ4, IRQ5

La selección del nivel de IRQ se realiza sobre el puente JIRQ. La figura 2.3 ilustra el esquema eléctrico. En el punto 2.2.4 se analiza el uso que hace el PACER de las interrupciones. En las líneas siguientes se describe IN0.

La entrada IN0 accede al bit 0 de STINR y a un nivel de interrupción mediante un separador (IN0 se dispone también sobre el conector de expansión). Una solicitud se producirá por un flanco ascendente en IN0 (transición cero-uno). La solicitud puede enmascarse vía el bit 0 de OUTBR. Un cero escrito sobre el citado bit producirá un bloqueo del pedido, en tanto un nivel alto lo habilitará. Al bloquearse la solicitud, el separador permanecerá en estado de alta impedancia., Esto permite disponer la línea IRQ para el uso de otros dispositivos.

Las interrupciones vía el PACER ó IN0 quedarán automáticamente bloqueadas tras un reset de hardware en la PC (CTREG y OUTBR toman el valor cero).

- Condiciones para el empleo de las interrupciones.

a) La unidad 8259A, controladora de las interrupciones ubicada en el mainboard de la PC, determina las modalidades de atención de las interrupciones (IRQ).

DESCRIPCIÓN TÉCNICA

Esta unidad es programable, asumiéndose en la presente descripción que se halla inicializada según los criterios corrientes del DOS. Los modelos XT utilizan un solo chip 8259A, en tanto los modelos **AT** ó superiores emplean dos.

b) Tenga en cuenta las IRQ empleadas en la PC, utilice aquellas que se hallen libres. Una vez seleccionado el nivel de IRQ, considere que el mismo ha de ser habilitado accediendo a la unidad 8259A.

c) En caso de compartir el mismo nivel de IRQ entre ADQ12-B y otra unidad conectada a la PC, no ha de ser en forma simultánea, enmascarando alternativamente la que no será empleada.

d) IN0 y OUTP no deberán compartir simultáneamente el mismo nivel de IRQ. Si fuera necesario compartirlo se enmascarará alternativamente aquella que no va a ser utilizada.

e) Si las interrupciones no han de emplearse se sugiere dejar libre de puentes a JIRQ.

A modo de orientación se muestra el empleo que un computador AT, ó superior, hace de las interrupciones. Tenga en cuenta que cada sistema según su configuración puede hacer uso parcial de ellas. Si existiera un ocupación total de las mismas, ó se deseara compartir un mismo nivel entre ADQ12-B y otros dispositivos conectados al bus, enmascare alternativamente la interrupción que no ha de ser utilizada.

- IRQ0. Timer para aplicaciones específicas en la PC.
- IRQ1. Teclado.
- IRQ2. Expansión para 2º unidad 8259A. Redirección a IRQ9.
- IRQ3. COM2.
- IRQ4. COM1.
- IRQ5. Disponible.
- IRQ6. Diskettera.
- IRQ7. Impresora (solo con spooler u otro residente).
- IRQ8. Reloj de tiempo real.
- IRQ9. Disponible en el terminal B4 del bus de 8 bits.

DESCRIPCIÓN TÉCNICA

2.3. ESQUEMA DE DIRECCIONES

ADQ12 dispone todas sus unidades en el mapa de entradas-salidas de la PC. Seis alternativas de instalación, seleccionables por el usuario sobre JADR, permiten utilizar dos ó más placas ADQ12 y/ó elegir la dirección que evite conflictos con otras unidades instaladas en el mismo computador.

La tabla adjunta indica las seis alternativas posibles, con la dirección de cada unidad (notación hexadecimal).

Unidad		Puente sobre JADR						Comentarios
Escritur	Lectura	1	2	3	4	5	6	
CTREG	STINR	300	320	340	360	380	3A0	Utilizadas por ADQ12-B
OUTBR	---	304	324	344	364	384	3A4	
---	ADLOW	308	328	348	368	388	3A8	
---	ADHIG	309	329	349	369	389	3A9	
CONT0	CONT0	30C	32C	34C	36C	38C	3AC	
CONT1	CONT1	30D	32D	34D	36D	38D	3AD	
CONT2	CONT2	30E	32E	34E	36E	38E	3AE	
---	COWOR	30F	32F	34F	36F	38F	3AF	
DX0	DX0	310	330	350	370	390	3B0	Módulos de expansión
DX1	DX1	314	334	354	374	394	3B4	

En la documentación de la placa se hace referencia a la dirección base (DirBas), ésta corresponde a la cifra que encabeza la columna. Las direcciones restantes se definen en relación a la dirección base. Ejemplo: para DirBas = 320H, el contador 2 se ubica catorce (0EH) posiciones más arriba, 32EH. La placa se entrega con el puente en la posición 1, la dirección base es 300H.

2.4 ADQ12. SUGERENCIAS PARA EL USO.

Distribución de las tierras. ADQ12-B ha sido realizada teniendo en cuenta una cuidada distribución de las masas. A un nodo central confluyen en forma

individual las corrientes de retorno de cada etapa. El usuario cuenta con un retorno individual para las señales analógicas, se denomina AGND. Otro terminal, PDGND, se halla disponible para el retorno de los circuitos asociados a la energía y a las señales digitales. En la figura 2.2 puede observarse la topología utilizada. Téngase en cuenta que el computador tiene en el conector de alimentación un conductor destinado a la tierra de seguridad; verifique si por ese camino se produce un lazo indeseable, causa en muchas circunstancias de ruido.

Pantallas. En ambientes ruidosos (vecindad de líneas de energía ó de emisoras de radiofrecuencia) se sugiere utilizar una malla para blindar los conductores analógicos. La malla se conectará por un extremo a PDGND. Es conveniente en todos los casos disponer dos mazos de cables, lo que portan las señales analógicas y otro para las digitales. Los primero convenientemente apantallados.

Señal / Ruido. La relación señal/ruido mejora si se mantiene la impedancia de la fuente de señales lo más baja posible. En el caso de emplear el modo diferencial, es además necesario mantener la fuente de señales lo más balanceada que la situación permita.

Deriva. Como en todo amplificador de continua los cambios de temperatura producen derivas de tensión (offset). La corrientes de offset en las entradas participan en el corrimiento (ver características eléctricas), sus efectos se minimizan con una baja resistencia de la fuente de señales.

En algunas situaciones, la deriva por corrimiento térmico puede enmascarse con el procedimiento siguiente: destinar uno de los canales para tomar como referencia el potencial de tierra (AGND). Tomar la lectura del canal con referencia a tierra y a continuación la lectura de cualquiera de los otros canales. Descontar el valor del canal referente (canal a tierra) a las restantes lecturas.

Los programas destinados al manejo de la placa son por demás simples. La programación del timer puede demandar una lectura adicional para aquellos que no se hallan familiarizados con la unidad 8253-5 (ver bibliografía adjunta). Los programas redactados en el presente punto se hallan redactados en QBASIC. El traslado a otros lenguajes es sencillo (ver ejemplos en el MANUAL DEL SOFTWARE). Las direcciones utilizadas en los ejemplos asumen la placa en la dirección base 300H.

El formato mínimo para las variables asignadas a los datos leídos ó escritos es de 8 bits. Para mantener la eficiencia tanto en ocupación de memoria como en velocidad de procesamiento es conveniente utilizar variables enteras, CHAR en lenguaje C, entre en precisión simple en BASIC y PASCAL.

3.1. Programación del port de salida, OUTBR.

Tenga presente que OUTBR se programa bit a bit (ver ítem 2.2.1). El byte enviado a la dirección del port se interpretará de la forma siguiente; los 3 bits de menor peso (b2, b1, b0) indican la posición de OUTBR a definir. El valor del bit 3 será puesto sobre el bit señalado.

DEFINT N	** "N" variable entera precisión simple
OUT &H304, &H1	** Ponga el bit 1 de OUTBR a cero.
OUT &H304, &H9	** Ponga el bit 1 de OUTBR a uno.
FOR n = 0 TO 7	** Ponga a cero todo OUTBR.
OUT &H304, n	
NEXT n	
FOR n = 8 TO 15	** Ponga a uno todo OUTBR.
OUT &H304, n	
NEXT n	

3.2. Lectura del registro de entrada y status, STINR.

STINR combina las funciones de status y entradas (ver 2.2.2). Los bits

7, 6 y 5 corresponden a OUT2, OUTP y EOC respectivamente. Los bits 4 a 0 corresponden a IN4 hasta IN0.

```
DEFINT A          ** "A" variable en precisión simple.
A= INO (&H300)    ** Lee registro STINR.
A= A AND &H20     ** Extrae bit 5, EOC.
A= INP (&H300)   ** Lee registro STINR
A= A AND &H1F     ** Extrae los bits IN0 a IN4.
```

3.3. Escritura del registro de control, CTREG.

El registro de control cubre diversas funciones. Los 4 bits de menor peso definen uno de los canales del multiplexor analógico. Los bits 4 y 5 definen la ganancia del PGA. El bit 6 controla el gatillo del PACER. El bit 7 enmascara INTp (ver 2.2.3).

```
OUT &H300, &H35  ** Canal 5, FE=+5V, GTP=0, MSKP=0
```

En diversas aplicaciones puede ser necesario modificar parcialmente el registro de control, por ejemplo cambiar de canal sin alterar los restantes bits. A tal efecto se recomienda utilizar una variable auxiliar, esta mantendrá una copia imagen del registro de control (irc), los cambios se realizan sobre la imagen para luego trasladarlas a CTREG. Ejemplo:

```
irc = &H35          ** Valor inicial de irc
OUT &H300, irc     ** Canal 5, FE=+5V, GTP=0, MSKP=0
irc = irc AND &HF0 ** Se pone a cero los bits del canal únicamente
irc = irc OR &H3   ** Se fuerza el valor del canal 3
OUT &H300, irc     ** Se carga el nuevo canal
```

3.4. Programación del CONT2.

Se programa el CONT2 para que genere una señal de onda cuadrada (modo 3). El período de la señal será igual N (2430H en el ejemplo) por el período de CLK2 (ver puente JCK).

```
OUT &H30F, &HB6   ** Programa COWOR. CONT2, modo 3 binario.
OUT &H30E, &H30  ** Envía byte bajo.
OUT &H30E, &H24  ** Envía byte alto.
```

3.5. Programación del PACER.

Se programa el PACER para generar una demora: $T = N * M * 2$ Seg donde N = 000Ah y M = 3512h (ver 2.2.4.c).

```
OUT &H30F, &H76  ** Timer 1, modo 3.
OUT &H30D, &HA   ** Envía byte bajo de "N".
OUT &H30D, &h0   ** Envía byte alto de "N".

OUT &H30F, &H30  *- Timer 0, modo 0.
OUT &H30C, &H12  ** Envía byte bajo de "M".
OUT &H30C, &H35  ** Envío byte alto de "M".
OUT &H300, &H40  ** Disparo PACER. GTP=1, OUT=0
```

```
** Se realiza una espera hasta que se completa la demora.
WAIT &H300, &H40 ** Espera hasta que OUTP=1
OUT &H300, &H0   ** Detiene el PACER.
```

3.6. Adquisición de datos mediante el conversor A/D.

Según lo descrito en el punto 2.1.4, hay dos procedimientos:

a) Adquisición esporádica.

```
OUT &H300, &H1   ** Selecciona canal 1, FE=+5V
A = INP(&H308)   ** Dispara A/D. Valor leído no significativo.
WAIT &H300, &H20 ** Espera que EOC=1
```

```
A = INP(&H309)      * Lee byte alto.
B = INP (&H308)     * Lee byte bajo.
C = A * 256 + B      * La variable C contiene los 12 bits.
```

b) Adquisición por lecturas sucesivas (máxima velocidad)

```
OUT &H300, &H1
A = INP(&H308)      * Dispara A/D. Valor leído no significativo.
```

***** Se procede a realizar 720 lecturas. *****

```
FOR K=1 TO 720
  WAIT &H300, &h20 * EsperaEOC=1
  A = INP(&H309)   * Lee byte alto.
  B = INP(&h308)   * Lee byte bajo. Redispara AD.
  C = A * 256 + B * Conformar una palabra.
  **** Procesamiento específico. ***
NEXT K
```

Esta rutina obtiene su máximo de velocidad si se desarrolla en lenguaje Assembly.

3.7. Cambio de canal ó ganancia

IMPORTANTE. El cambio de canal demanda un determinado tiempo (del orden de los 2 microSeg), y es el que toma el multiplexor para acomodarse en la nueva posición. Sin embargo, luego de un cambio de canal, se recomienda esperar un tiempo mayor para iniciar una nueva conversión, del orden de 30 microSeg ó más. El motivo radica en que un cambio de canal implica en la entrada del amplificador (PGA) un escalón de tensión. Por ejemplo si el canal anterior imponía una tensión de -3V y el nuevo canal una tensión de +4V, el escalón será de 7Voltios. Como todo amplificador, el PGA tiene un ancho de banda finito, este ancho impone una respuesta exponencial al escalón. En otros términos deberá realizarse una demora en espera de que la salida del PGA se estabilice, como sugiere el programa.

```
OUT &H300, &H35      * Selección de un nuevo canal
FOR n= 1 to 10: NEXT n * Demora
A = INP(&H308)       * Dispara A/D.
**** Continúa normalmente las sentencias de conversión ****
```

El valor del lazo de demora, 10 ciclos en el ejemplo, depende del tipo de PC. Si el usuario desea utilizar otro valor, puede tener como guía la consideración siguiente: si la demora es muy baja, observará en el nuevo canal la tendencia de tensión del canal anterior, por tanto se deberá aumentar el número de ciclos hasta que esta desaparezca.

El cambio de ganancia conlleva la misma consideración, tras cambiar de fondo de escala se recomienda efectuar una demora antes de iniciar la conversión. En el diskette se encuentra un ejemplo de programa que contempla la situaciones descriptas.

3.8 LENGUAJES Y BIBLIOGRAFÍA

Es posible programar la placa **ADQ12-B** en diversos lenguajes. La lista que se presenta a continuación sugiere a modo indicativo el software más corriente.

QBASIC	BASIC	MicroSoft
TURBOC	Lenguaje C	Borland
TPASCAL	Turbo PASCAL	Borland
TDEBUG	Turbo Debugger	Borland
DEBUG	Debugger	MicroSoft
MASM	Macro Assembler	MicroSoft
TASM	Turbo Assembler	Borland
LINK	Linker	MicroSoft
EXE2BIN	Convierte .EXE a .COM	MicroSoft

Con referencia a los circuitos integrados utilizados por **ADQ12-B** y el standard PC se sugiere la siguiente bibliografía.

- INTEL, Microprocessor Handbook (1990-1995)
Timer 8253-5, 8259A, Microprocesadores familia PC.
- UMC, Data Book, Microprocessor & memory ICs (1988)
Timer 8253-5, 8259A, componentes familia PC.
- IBM XT ó AT. Technical Reference.
Descripción del standard PC.
- PETER NORTON. Guía del programador para el IBM PC. ED. ANAYA.
Descripción del standard PC.

El presente capítulo ofrece sugerencias para el mejor aprovechamiento de la placa **ADQ12-B**, así como ejemplos de conexión a distintos dispositivos.

4.1. SUGERENCIAS PARA EL USO.

4.1.1. Distribución de las tierras

ADQ12-B ha sido realizada teniendo en cuenta una cuidada distribución de las masas. A un nodo central confluyen en forma individual las corrientes de retorno de cada etapa. El usuario cuenta con un retorno individual para las señales analógicas, se denomina AGND. Otro terminal, PDGND, se halla disponible para el retorno de los circuitos asociados a la energía y a las señales digitales. En la figura 2.3 puede observarse la topología utilizada. Téngase en cuenta que el computador tiene en el conector de alimentación un conductor destinado a la tierra de seguridad; verifique si por ese camino se produce un lazo indeseable, causa en muchas circunstancias de ruido.

4.1.2. Pantallas.

En ambientes ruidosos, vecindad de líneas de energía ó de emisoras de radiofrecuencia, se sugiere utilizar una malla para blindar los conductores analógicos. La malla se conectará por un extremo a PDGND. Es conveniente en todos los casos disponer dos mazos de cables, los que portan las señales analógicas y otro para las digitales. Los primeros convenientemente apantallados.

4.1.3 Señal/Ruido.

La relación señal/ruido mejora si se mantiene la impedancia de la fuente de señales lo más baja posible. En el caso de emplear el modo diferencial, es además necesario mantener la fuente de señales lo más balanceada que la situación permita.

4.1.4. Deriva térmica.

Como en todo amplificador de continua los cambios de temperatura produ-

cen derivas de tensión (offset). La corriente de offset en las entradas participan en el corrimiento (ver características eléctricas), sus efectos se minimizan con una baja resistencia de la fuente de señales. En el punto 4.2.4 se sugiere de un procedimiento para realizar una compensación por software.

4.2. EJEMPLOS DE CONEXIÓN

4.2.1. Sensores potenciómétricos

Los sensores potenciómetros, rotativos ó lineales, se utilizan generalmente para indicar posición. Se adopta aquí para la ADQ12 una configuración desbalanceada (AGND común), considerando que la excursión de la señal es positiva, conviene además configurarla en modo unipolar. La figura 1 muestra la conexión, el potenciómetro se alimenta con +VREF provista por la placa (10mA máximo).

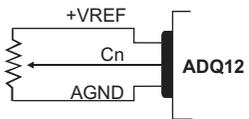


Figura 1. Sensor potenciómétrico

4.2.2. Lazo de corriente.

Diversos dispositivos ofrecen como salida un lazo de corriente. Lo típico son lazos de 4mA a 20mA, ó bien de 0 a 20mA. La conexión se realiza instalando un resistencia de 250 Ω , como muestra la figura 2. La tensión producida sobre la R será de +1V a +5V, ó 0V a +5V según el caso. Estos dispositivos suelen alimentarse con tensiones de alimentación que varían desde +12V a +28V, puede utilizarse a tal fin los +12V disponibles en el conector DB37. Un zener de 6,2V ofrece protección, en caso de falla del transistor que maneja el lazo de corriente. La configuración más útil para este caso es desbalanceada y unipolar.

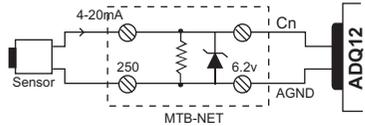


Figura 2. Conexión lazo de corriente

4.2.3. Conexión de puentes.

Diversos sensores utilizan puentes resistivos, y basan su funcionamiento en la variación de la resistencia de una de las ramas, en proporción a la variable que se desea medir. La figura 3 muestra un ejemplo, puede apreciarse la facilidad que ofrece la placa **ADQ12-B** para realizar conexiones directas en el modo diferencial (balanceado). Si las variaciones se producen alrededor de un determinado valor de reposo, es necesaria la conexión bipolar. Si toma un solo sentido se puede optar por la unipolar. La alimentación del puente puede realizarse a partir de los +12V y -12V disponibles en el conector DB37, convenientemente acondicionados, por ejemplo con reguladores 78L05 y 79L05.

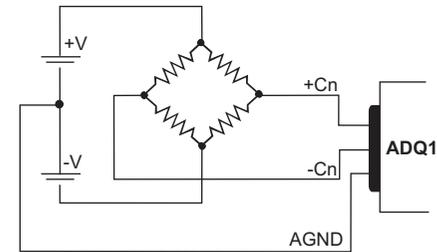


Figura 3. Conexión balanceada, puentes.

4.2.4. Supervisión, autocero.

Si se desea realizar una supervisión del funcionamiento de la placa, se destinará uno de los canales para leer una tensión conocida. Puede emplearse a tal efecto la referencia interna +VREF, mediante un simple lazo, como muestra la figura 4. Resulta útil, además, para verificar si se halla enchufado el conector DB37, esto evita tomar muestras de señales no válidas.

En relación al autocero, la conexión a tierra (AGND) de uno de los canales sirve a efectos de descontar el corrimiento térmico interno de la placa. El corrimiento interno es pequeño, 0.02LSB/°C, y ajustable a cero (preset P5 y P6), este procedimiento resulta útil cuando es necesario precisión en la lectura, en ambientes con pronunciados y continuos cambios térmicos. Se tomará lectura del canal a tierra (referencia) y luego de los restantes canales, descontándole el valor del canal referente.

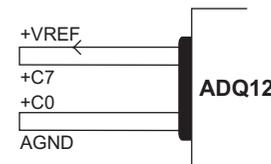


Figura 4. Supervisión, autocero.

4.2.5. Combinación de dispositivos balanceados y desbalanceados.

Es posible la conexión combinada de sensores, algunos balanceados (puentes) y otros con referencia a una tierra analógica común. La figura 5 muestra un ejemplo, la placa se configura en modo balanceado (8 canales máximo), los sensores balanceados ocuparán los terminales Cn+ y Cn-. Los desbalanceados se conectarán a Cn+, en tanto los terminales negativos homólogos a la masa analógica (AGND). La conexión unipolar se adoptará si todos los sensores ofrecen señales en un único y mismo sentido, en caso contrario se adoptará la bipolar.

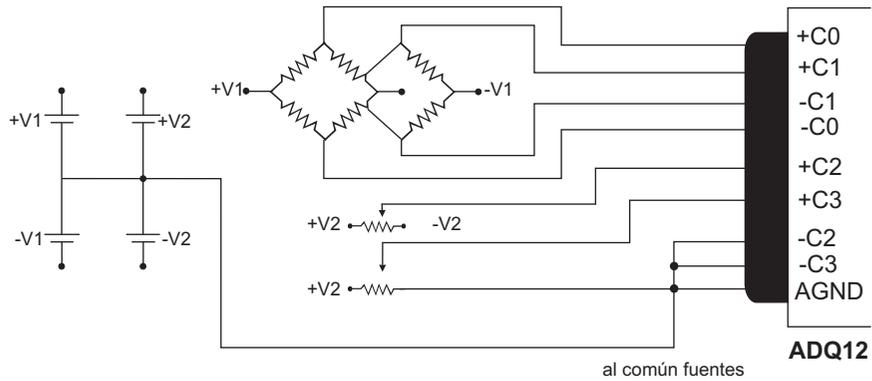


Figura 5. Mixtura balanceados - desbalanceados

4.2.6. Entradas-salidas digitales.

El ejemplo de la figura 5 muestra una entrada y una salida digital aisladas ópticamente. Se hace uso de la entrada IN0 y salida OUTB1.

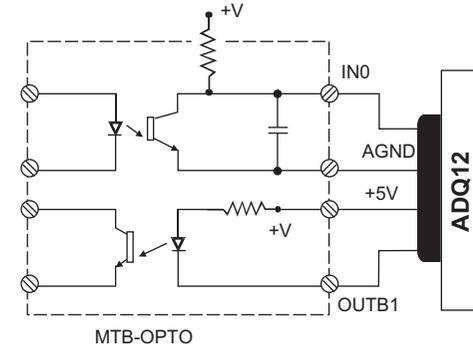


Figura 6. Entradas-salidas aisladas.

A APÉNDICE**A.1. VERIFICACIÓN Y AJUSTE**

La placa **ADQ12-B** se provee convenientemente calibrada. El procedimiento que se reseña se provee para un control ó ajuste de mantenimiento, para efectuarlo serán necesarios los siguientes elementos:

- 1) Un voltímetro digital de 4 dígitos y medio (ó mejor).
- 2) Una fuente de tensión estable. Las alternativas son:
 - Emplear una fuente de laboratorio ajustable.
 - Una batería de 6 voltios y un potenciómetro de 10 vueltas, del orden de 10K.
 - Utilizar la tensión de referencia, +VREF, disponible en el conector DB37 y un potenciómetro de 10 vueltas, del orden de 10K.
- 3) Un conector DB37 (macho).
- 4) Disponer de los programas VOLT12U.EXE y VOLT12B.EXE.
- 5) Realizar sobre el conector DB37 las conexiones indicadas en la figura a.1.

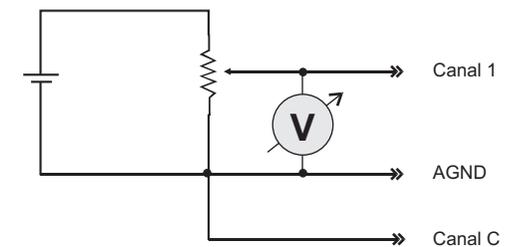


Figura a.1. Conexiones para el ajuste.

Disponer la placa para el modo desbalanceado y unipolar. Instalar la placa y conectar la PC. Esperar unos minutos hasta que se estabilice el sistema a la temperatura de trabajo.

a) Ajuste de la tensión de referencia, P6.

Conectar el voltímetro entre VREF y AGND, ajustar P6 hasta leer 4,8V.

b) Ajuste de la tensión del offset, P5.

- Ejecutar el programa **VOLT12U.EXE**.
- Seleccionar canal 0 (canala tierra), fondo de escala +500mV.
- Ajustar P5 hasta lograr en el monitor un valor digital igual a 000.

Importante: este ajuste se realizará balanceando P5 mientras la lectura salta entre 000 y 001, con tendencia a cero sin sobrepasarlo.

c) Ajuste de fondo de escala, P1, P2, P3, P4.

Los ajustes se realizarán disponiendo en la fuente de tensión un valor ligeramente inferior al del fondo de escala.

- Seleccionar el canal 1, canal conectado a la fuente de tensión.
- Realizar los cuatro ajustes que siguen, de manera tal de lograr la mejor coincidencia entre la lectura del voltímetro y la presentada en el monitor.

Entrada canal 1 4,97v. Seleccione 5V fondo de escala, ajuste P1
 Entrada canal 1 1,97v. Seleccione 2V fondo de escala, ajuste P2
 Entrada canal 1 ,97v. Seleccione 1V fondo de escala, ajuste P3
 Entrada canal 1 49v. Seleccione 0,5V fondo de escala, ajuste P4

Si se emplea la conexión bipolar, un ligero reajuste del offset puede ser eventualmente necesario. Ejecute el programa **VOLT12B.EXE** y con el mismo esquema eléctrico, seleccione el canal cero. Proceda al ajuste balanceado P5, la lectura del valor digital deberá fluctuar por debajo y por arriba de 2048. Ajuste hasta lograr 2048.

A.2. ALGORITMO DE EVALUACIÓN DEL CONVERTOR AD

Se presenta el núcleo principal del algoritmos empleado en ADQTEST.EXE para medir la velocidad de adquisición. Se ha buscado que el tramo del programa de adquisición (ADQUI), utilice el mínimo de instrucciones y se han seleccionado aquellas que demandan menor cantidad de ciclos de máquina.

Se puede observar que se suspenden la atención de interrupciones hasta que se complete el total de muestras (desde CLI hasta STI). Esto evita que la rutina de actualización del timer de la PC se acumule sobre el tiempo de adquisición del conversor.

El presente algoritmo sirve al usuario a efecto de poder estimar la máxima velocidad que brinda el conjunto ADQ12-B, computador y programa (ver teoría en 2.1.4).

```

;***** Se definen registros auxiliares. *****
mov di, 300h      ;*di = CTREG/STINR
mov si, 308h      ;*si = ADLOW
mov bx, 309h      ;*bx = ADHIG
mov cx, 16384     ;*Define número de muestras.
cli               ;*Apaga IRQ

mov dx, si
in al, dx        ;*Dispara AD

;***** Comienza adquisición rápida. *****
ADQUI: mov dx, di
EOC:   in al, dx   ;*EOC=1 ?
       and al, 00100000b
       jz  EOC

```

```

;* Toma muestra. *****
mov dx, bx
in al, dx      ;* Toma byte alto.
mov ah, al    ;* Acomoda en AH.
mov dx, si
in al, dx     ;* Toma byte bajo. Redispara.
loop ADQUI
sti          ;* Reactiva IRQ.

```

OTROS PRODUCTOS DE microAXIAL

B.1. MÓDULOS DE EXPANSIÓN PARA ADQ12-B

Módulos de adquisición y control enchufables sobre el zócalo de expansión de la placa ADQ12.

DAQ12-M. Doble convertor D/A de 12 bits.

- Doble convertor de 12 bits.
Cuatro cuadrantes. Settling time 1 Seg.
- Tensión de referencia interna ó externa.
- Salidas de tensión y corriente, simultáneas.
Tensión unipolar: 0 a 10V. Tensión bipolar: $\pm 5V$.
- Lazo de corriente: 0-20mA ó 4-20mA.
- Modos de disparo: individual, simultáneo, siempre.
- Comparador programable. Permite disponer de un trigger al estilo de un osciloscopio, el nivel de disparo se fija por programa.

DIO32-M. Módulo de I/O digitales.

- Entradas digitales. Dos ports de 8 bits.
Niveles TTL, resistores de pullup.
- Salidas digitales. Dos ports de 8 bits. Niveles TTL.
Alta capacidad de corriente.
Permite operar optos/leds en forma directa.

B.2 DIOT48. PLACA DE I/O DIGITALES Y TIMER

Opera sobre un slot de PC y contiene: 24 salidas y 24 entradas digitales. Dos entradas de interrupciones enmascarables. Triple timer de 16 bits, reloj interno ó externo. Salidas digitales TTL, alta corriente: IOL = 24mA, IOH = 15mA. Por su

inmunidad al ruido DIOT48 es ideal para toda aplicación, especialmente en ámbitos industriales, ya que no sufre las desconfiguraciones de los dispositivos programables (PPI) ni el cambio de estado lógico de salida debido al ruido de las cargas inductivas. Todas las salidas son puestas a cero tras el encendido de la C ó luego de un reset; en adición cuenta con una entrada de CLEAR para los ports, a efectos de accionarla en situaciones de emergencia. Dos modelos DIOT48-0, salidas no inversoras ó DIOT48-1 salidas sin inversores. Se provee con manual técnico y diskette con ejemplos de programación. Compatible con el software TAURUS.

B.3. PCXIO. PLACA AD 8 BITS, 48 I/O DIGITALES, TIMER

Convertor AD de 8 bits, tiempo de conversión 27 Seg. Ocho canales de entradas, 0-5V. Cuarenta y ocho salidas - entradas programables, niveles TTL. Triple timer de 16 bits, reloj interno ó externo. Tres entradas de interrupciones. Amplia zona del impreso para prototipos. Se provee con manual técnico y diskette con ejemplos y aplicaciones. Opera sobre un slot de PC.

B.4. MTB. MÓDULOS EXTERNOS DE ACONDICIONAMIENTO

MTB es una línea de módulos para acondicionamiento de señales. Todos ellos cuentan con borneras para los terminales de entrada y salida. Son el complemento externo ideal para placas de adquisición y control que operan dentro de una PC.

Una adecuada serigrafía permite ubicar con rapidez: terminales, componentes, puentes de selección, etc. Cuenta con fusible de protección y LED de energía en las alimentaciones. En aplicaciones digitales se dispone de un LED indicador de estado por bit.

MTB-OPTO

Cuatro dispositivos optoacoplados. Entradas bipolar ó unipolar, niveles TTL/CMOS ó lazo de corriente. Aislación >1500V. Salidas colector abierto, ó niveles TTL/CMOS, capacidad de corriente IOL = 300mA, IOH = 20mA. Aplicaciones: aislación entre dispositivos, line drivers, etc.

MTB-RELAY

Cuatro relevadores, contacto inversor simple. LED indicador de estado por RELAY. Alimentación +5, +6, +12, +24. Fusible de protección. Niveles de entradas TTL/CMOS. Funciones de test, bloqueo y activación por relay. Aplicaciones: control de solenoides, motores, contactores, etc.

MTB-NET

Ocho redes configurable por el usuario,. El módulo se provee con fusibles y bornera y la información para armar las siguientes alternativas: divisores de tensión; filtros pasabajo, pasalto ó pasabanda; resistores de terminación: LED más resistor serie; red de protección; inverso con transistor de media ó baja potencia; mucho más.

MTB-AXI485

Convertor de norma RS232 a RS485/422. Se conecta directamente sobre el conector DB25 de cualquiera de los ports de comunicaciones. Puede operar sobre cuatro hilos (full duplex) ó dos hilos (half duplex).

B.5. AXIRES. ADQUISICIÓN EN TIEMPO REAL.

AXIRES es un software de adquisición que opera con la placa ADQ12. Consiste en un programa residente y un conjunto de llamados y funciones desde QBASIC, y permiten tomar muestras de los canales analógicos en forma periódica y programable. Los datos adquiridos se mantienen en un buffer hasta el momento en que son movilizados a una matriz operada desde QBASIC. La adquisición se realiza en forma concurrente con otras tareas, aún dentro del entorno DOS.

ADQ12-B

CONVERSION A/D 12 BITS

INPUT - OUTPUT

PACER, TIMER

DESCRIPCIÓN TÉCNICA DEL SOFTWARE



ADQUISICION DE DATOS & CONTROL

ADQ12-B

CONVERSOR A/D 12 BITS, INPUT - OUPUT, TIMER

DESCRIPCIÓN TÉCNICA DEL HARDWARE

□ EJEMPLOS DE PROGRAMACIÓN PARA ADQ12-B

QBASIC
PASCAL
LENGUAJE C
ASSEMBLY

□ LIBRERÍA BÁSICA ADQLIB

ADREAD lectura converso A/D
INISYS inicialización del sistema
DELAY demora
GETCON obtiene el estado de CTREG
GETERR obtiene la bandera de error
OUTBIT define un valor sobre el port OU
SETCHA define canal
SETGAN define ganancia
SQUARE generador de ondas cuadradas



ADQUISICION DE DATOS & CONTROL

PROGRAMAS Y FUNCIONES DE LIBRERÍA

El presente manual tiene tres capítulos cuyos contenidos se reseñan brevemente.

Capítulo 1. Contiene ejemplos de programación para la placa ADQ12-B en lenguaje QBASIC, PASCUAL, C y ASSEMBLY. El usuario dispone de las versiones fuentes (ASCII) en el diskette que se entrega junto con la placa ADQ12-B.

Capítulo 2. Describe las pautas generales para las aplicaciones y uso de las rutinas que integran la librería básica **ADQLIB**.

Capítulo 3. Describe en detalle cada uno de los llamados y funciones de la librería básica **ADQLIB**.

ADQLIB es una librería desarrollada para QBASIC, se compone de subrutinas en lenguaje ASSEMBLY destinadas a operar con la placa **ADQ12-B**. Las funciones realizadas con **ADQLIB** ofrecen al usuario procedimientos mas simples y de más rápida ejecución que el equivalente efectuado en QBASIC.

Las funciones provistas por **ADQLIB** pueden combinarse con las sentencias y rutinas del programa de usuario, ejecutarse desde el intérprete QBASIC ó bien compilar el conjunto para obtener un programa ejecutable (.EXE).

microAXIAL se reserva el derecho de modificar parcial ó totalmente las presentes características, sin aviso previo. La información provista en manuales, folletos y disquetes ha sido cuidadosamente revisada a efectos de evitar errores u omisiones; la aceptación de la misma, su interpretación así como el uso que se haga de ella queda bajo responsabilidad del usuario.

microAXIAL es marca registrada, se prohíbe el uso de la marca y la de sus productos asociados para todo tipo de publicación, salvo en aquellos casos en que se disponga aprobación escrita emitida por el titular de la marca..

I

NDICE DE CONTENIDOS

CAPÍTULO 1 - PROGRAMACIÓN EN DIVERSOS LENGUAJES

1.1 Programación en QBASIC	1.1
. Programación del port OUTBR	1.1
. Conversor AD, conexión unipolar	1.2
. Conversor AD conexión bipolar	1.2
. Programación del PACER	1.3
1.2 Programación en lenguaje C	1.4
. Conversor AD, conexión unipolar	1.4
1.3 Programación en ASSEMBLY	1.5
. Lectura del conversor AD	1.5
1.4. Programación en lenguaje PASCAL	1.6
. Programación del port OUTBR	1.7
. Programación del AD, conexión bipolar	1.7

CAPÍTULO 2 - FUNCIONES DE LIBRERÍA

. ADQLIB. Funciones de la librería básica	2.1
. Ejemplo de empleo de ADQLIB	2.2

CAPÍTULO 3 - ADQLIB, LLAMADOS Y FUNCIONES

. ADREAD, lectura conversor A/D	3.1
. INISYS, inicialización del sistema	3.3
. DELAY, demora	3.4
. GETCON, obtiene el estado de CTREG	3.4
. GETERR, obtiene la bandera de error	3.5
. OUTBIT, define un valor sobre el port OUTBR	3.5
. SETCHA, define canal	3.6
. SETGAN, define ganancia	3.6
. SQUARE, generador de ondas cuadradas	3.7

P

ROGRAMACIÓN EN DIVERSOS LENGUAJES

RECOMENDACIONES GENERALES PARA LA PROGRAMACIÓN

Un formato de 8 bits es el mínimo para las variables asignadas a los datos escritos ó leídos sobre la placa ADQ12-B. Para mantener la eficiencia tanto en ocupación de memoria como en velocidad de procesamiento es conveniente utilizar variables enteras: CHAR en lenguaje C, entera en precisión simple en BASIC y PASCAL. Los ejemplos han sido redactados teniendo en cuenta la presente recomendación.

1.1 PROGRAMACIÓN EN QBASIC

```
*****
* ADQ12-B EJEMPLOS DE PROGRAMACIÓN DE LA PLACA ADQ12-B
* Lenguaje QBASIC: QB, QBX
*****
* Definición general de variables y direcciones.
*****
DEFINT A-Z          * Todas las variables enteras 16 bits
DirBas = &H300      * Placa en dirección base 300h.

CTREG = DirBas + 0
STINR = DirBas + 0
OUTBR = DirBas + 4
ADLOW = DirBas + 8
ADHIG = DirBas + 9
CONT0 = DirBas + &HC
CONT1 = DirBas + &HD
CONT2 = DirBas + &HE
COWOR = DirBas + &HF

*****
* ADQ12-B Programación del port OUTBR. QBASIC: QB, QBX
*****
```

PROGRAMACIÓN EN DIVERSOS LENGUAJES

```
OUT OUTBR, &H9
OUT OUTBR, &HF
OUT OUTBR, &H7
```

```
* Poner OUTBIT1 en 1.
* Poner OUTBIT7 en 1.
* Poner OUTBIT7 en 0.
```

*** ADQ12-B Conversor AD, conexión unipolar. QBASIC: QB, QBX**

* Lee e imprime el valor digital de la tensión convertida.

```
OUT CTREG, 1
E = INP(ADLOW)
```

```
* Selecciona el canal 1, FE: +5V
* Dispara el conversor AD.
```

```
DO
  e = INP(STINR) AND &H20
LOOP WHILE e = 0
```

```
* Espera fin de conversión
```

```
a = INP(ADHIG)
b = INP(ADLOW)
c = a * 256 + b
va! = c * 5 / 4096
PRINT c, va!
```

```
* Lee byte alto
* lee byte bajo
* Conformar a 12 bits
```

*** ADQ12-B Conversor AD, conexión bipolar. QBASIC: QB, QBX**

* Lee e imprime el valor digital de 20 conversiones.

```
OUT CTREG, 1
e = INP(ADLOW)
k! = 2 * 5 / 4096
```

```
* Selecciona el canal 1, FE: +5V
* Dispara el conversor AD.
* Constante para bipolar.
```

```
FOR n = 1 TO 20
  WAIT STINR, &H20
  a = INP(ADHIG)
```

```
* Lee byte alto
```

PROGRAMACIÓN EN DIVERSOS LENGUAJES

```
b = INP(ADLOW)
c = a * 256 + b
va! = k! * (c - 2048)
PRINT n, c, va!
NEXT n
```

```
* lee byte bajo
* Conformar a 12 bits
* Obtiene valor de tensión
* Imprime
```

*** ADQ12- B Programación del PACER QBASIC: QB, QBX**

* Genera demora de 5 Segundos. Se compara con el timer de la PC.

* Determinación demora: $T = 2 \text{ MicrSeg} * N * M$

* $T = 2 * 1000 * 2500 = 5 \text{ Seg (decimal)}$

* $T = 2 * 3E8h * 1F4h = 5 \text{ Seg (hexadecimal)}$

```
hi! = TIMER
```

```
* Toma Hora inicial PC
```

***** Comienza programación del PACER *****

```
OUT COWOR, &H76
OUT CONT1, &HE8
OUT CONT1, &H3
OUT COWOR, &H30
OUT CONT0, &Hc4
OUT CONT0, &H9
OUT CTREG, &H40
```

```
* Timer 1 modo 3
* Pone 1000 = 3E8h
* Timer 0, modo 0
* Pone 2500 = 9C4h
* Dispara el PACER.
```

**** Espera hasta que la cuenta llega a cero. ****

```
DO
  a = INP(STINR) AND &H40
LOOP WHILE a = &H0
OUT CTREG, &H0
```

```
* Extrae OUTP
* Detiene el Timer.
```

```
hf! = TIMER
dif! = hf! - hi!
PRINT dif!
PRINT
```

```
* Toma hora final PC.
* Cálculo de demora e impresión
```

1.2 PROGRAMACIÓN EN LENGUAJE C

```

/*****
* ADQ12-B Conversión AD. Conexión unipolar. Lenguaje: C
*****/
main()
{
    unsigned int DIRBAS, STINR, CTREG, ADHIG, ADLOW, VD;
    unsigned char A, B, C;
    float    VA;

    DIRBAS = 0x300;
    STINR = DIRBAS + 0;
    CTREG = DIRBAS + 0;
    ADHIG = DIRBAS + 9;
    ADLOW = DIRBAS + 8;

    /*** Selecciona: canal 1, FE: +5V, *****/
    outportb (CTREG, 1);

    /****** Inicia la conversión. *****/
    C = inportb (ADLOW, 0);

    /****** Espere el fin de conversión (EOC) *****/
    do {
        C = inportb (STINR);    /* Lee STINR */
        C = C && 0x20;         /* Extrae EOC */
    }while (C == 0x0);

    /****** Lectura del dato convertido *****/
    A = inportb (ADHIG);
    B = inportb (ADLOW);
    VD = A * 256 + B;

```

```

/***** Tensión entrada expresd en Voltios ****/
VA = (float) 5 / 4096 * VD;
printf ("\n \n%1.3f Voltios \n \n", VA);
getch();

}

```

1.3 PROGRAMACIÓN EN ASSEMBLY

```

;*****
;*                               Lectura conversor AD
;*****

;* Definición direcciones *****
= 0300    DIRBAS equ 300h
= 0300    STINR  equ DIRBAS + 0
= 0308    ADLOW  equ DIRBAS + 8
= 0309    ADHIG  equ DIRBAS + 9
= 030E    CONT2  equ DIRBAS + 14
= 030F    COWOR  equ DIRBAS + 15

0000      LECAD  segment
           assume cs: LECAD

           ;* Dispara conversor AD. ****
0000 BA 0308    mov dx, ADLOW
0003 EC                in  al, dx
           ;* Verifica si EOC = 1 *****
0004 BA 0300    mov dx, STINR
0007 EC      EOC: in  al, dx
0008 24 20      and  al, 00100000b
000A 74 FB      jz   EOC

```

PROGRAMACIÓN EN DIVERSOS LENGUAJES

```

;* Toma muestra. AX=Valor convertido **
000C BA 0309      mov dx, ADHIG
000F EC          in al, dx
0010 8A E0       mov ah, al
0012 4A          dec dx
0013 EC          in al, dx
0014             LECAD ends

;*****
;*
;*           Genera una onda cuadrada por OUT2
;*           Utiliza el modo 3. Periodo CLK2 * 0384h
;*****
0000             CUADRO segment
                assume cs: CUADRO
0000 BA 030F     mov dx, COWOR
0003 B0 B6       mov al, 10110110b ;* Modo 3, CONT3
0005 EE         out dx, al
0006 4A         dec dx
0007 B0 84       mov al, 84h ;* Carga 0384h
0009 EE         out dx, al
000A B0 03       mov al, 03h
000C EE         out dx, al
000D             CUADRO ends
                End
    
```

1.4 PROGRAMACIÓN EN LENGUAJE PASCAL

```

{*****
*           ADQ12-B EJEMPLOS DE PROGRAMACIÓN EN PASCAL
*****}

Uses
  Crt;
Var
  CTREG, STINR, OUTBR, ADLOW, ADHIG: Integer;
  a, b, c, e: Integer;
    
```

PROGRAMACIÓN EN DIVERSOS LENGUAJES

```

va: Real;
Const
  DirBas = $300;

Begin
  {Direcciones I/O relativas a DirBas.}
  CTREG := DirBas + 0;
  STINR := DirBas + 0;
  OUTBR := DirBas + 4;
  ADLOW := DirBas + 8;
  ADHIG := DirBas + 9;

  {*****
  *           Programación del Port OUTBR
  *****}
  Port[OUTBR] := $9;      {poner OUTBIT1 en 1}
  Port[OUTBR] := $F;      {poner OUTBIT7 en 1}
  Port[OUTBR] := $7;      {poner OUTBIT7 en 0}

  {*****
  *           Programación de IAD, conexión unipolar
  *****}
  Port[CTREG*] := 1;
  e := Port[ADLOW];
  Repeat
    e := Port[STINR];
    e := e AND $20;
  Until e <> 0;

  a := Port[ADHIG*];      {lee byte alto}
  b := Port[ADLOW*];      {lee byte bajo}
  c := a * 256 + b;        {conforma a 12 bits}
  va := c * 5 / 4096;

  GotoXY(12, 16);
  Write('dato leído : ', va);
End.
    
```

AADQLIB. FUNCIONES DE LIBRERÍA

ADLIB es una librería desarrollada para el lenguaje QBASIC. Se compone de subrutinas desarrolladas en lenguaje ASSEMBLY, subrutinas destinadas a operar la placa **ADQ12**, mediante procedimientos simples y de rápida ejecución.

Las funciones provistas por **ADQLIB** pueden combinarse con las sentencias y rutinas del programa de usuario, ejecutarse desde el intérprete QBASIC ó bien compilar el conjunto para obtener un programa ejecutable (.EXE).

Para hacer uso de las funciones de librería se proveen los siguientes archivos:

- ADQLIB.LIB
- ADQLIB.QLB
- ADQLIB.OBJ
- ADQLIB.BI

Como otras librerías, **ADQLIB** hace uso de funciones y llamados (**FUNCTION** y **CALL**), que se describen con detalle en el próximo capítulo. Se presentan aquí dos ejemplos: SETCHA y ADREAD.

```
CALL SETCHA (3)  ** Selecciona el canal analógico 3. Tipo CALL.  
z = ADREAD      ** Realiza una lectura sobre el conversor AD,  
                ** Z asume el valor leído. Tipo FUNCTION
```

FUNCTION y CALL transfieren y retornan argumentos desde y hacia la subrutina y corresponden a variables enteras en precisión simple. La transferencia utilizada por **ADQLIB** es por valor (BYVAL).

El lenguaje QBASIC exige que las subrutinas invocadas mediante FUNCTION y CAL sean declaradas en las primeras líneas del programa principal (DECLARE FUNCTION / CALL). Esta declaraciones se hallan disponibles para el usuario en el archivo ASCII denominado **ADQLIB.BI**. Para incorporarlas al programa

principal podrá realizarse mediante el metacomando \$INCLUDE. En **ADQLIB.BI** se hallan las declaraciones y argumentos con el formato explícito, % corresponde a variable entera en precisión simple.

Los argumentos en **ADQLIB.BI** reciben nombres que recuerdan las funciones que cumplen. Por ejemplo "SETCHA (Channel%)" indica que el canal a seleccionar será el definido por la variable en precisión simple Channel%. El usuario podrá optar por otro nombre para las variables, sin embargo debe respetarse la precisión.

Si se declara en el inicio del programa el formato de las variables, no será necesario repetir el símbolo identificador en cada caso. El usuario podrá optar por cualquiera de las alternativas que al efecto cuenta QBASIC (TYPE, DEFINT).

Finalmente para hacer uso de las subrutinas de la presente librería es necesario que se ejecute en primer lugar **INISYS**. Esta función verifica la correcta instalación de la placa **ADQ12** e inicializa un grupo de variables propias del sistema (ver **INISYS**).

El siguiente ejemplo resume las anteriores indicaciones.

```
*****
!* Todas las variables enteras, precisión simple
*****
DEFINT A-Z
*****
!* Incorpora ADQLIB.BI vía el metacomando INCLUDE
*****
REM $INCLUDE: 'ADQLIB.BI'
*****
!* Inicializa el sistema. La dirección base es 300H.
*****
a = INISYS (&H300)

IF a <> &H300 THEN PRINT "Placa no identificada.": END
```

```
Channel = 4
CALL SETCHA(Chanel)
CALL SETGAN(0)
z = ADREAD
v! = z * 5 / 4096
PRINT v!
```

```
!* Selecciona canal.
!* Selecciona ganancia, FE=+5V
!* Obtiene valor digital.
!* Calcula equivalente en Voltios.
!* v! es real en precisión simple.
```

A DQLIB. DESCRIPCIÓN DE LLAMADOS Y FUNCIONES**ADREAD**Tipo: **FUNCTION**

La función ADREAD inicia una conversión AD retronando el valor digital del valor convertido. La ganancia y el canal leído será los que previamente se han definido mediante SETGAN y SETCHA respectivamente.

Vd = ADREAD * La variable Vd contendrá el valor digital.

Para obtener el equivalente en voltios del valor convertido, se deberá aplicar la ecuación siguiente.

Bipolar: Voltios = $(Vd - 2048) * 2 * FE / 4096$

Unipolar: Voltios = $Vd * FE / 4096$

Ejemplo para bipolar y fondo de escala de $\pm 2.0V$.

Vd = ADREAD

Voltios! = $(Vd - 2048) * 4 / 4096$

PRINT Voltios!

Otra forma de expresión será:

Voltios! = $(ADREAD - 2048) * 4 / 4096$

Observe que la variable "Voltios" es real en precisión simple.

El tiempo total que insume ADREAD dependen del tiempo de adquisición del convertidor (10Seg), más el tiempo que demandan las instrucciones de verificación, inicialización, llamado y retorno de la rutina. El modelo de computador y las rutinas temporales del sistema influyen también en la determinación del tiempo. Para contar con una estimación inserte ADREAD dentro de un lazo y evalúe mediante el timer

de la PC el tiempo que demanda. El ejemplo siguientes ilustra el procedimiento. Para una AT 12/16 se obtuvo una velocidad del orden de 10500 muestras por segundo.

```
DEFINT A-Z
'$INCLUDE: 'ADQBLIB.BI'
a = INISYS(&H300)
```

```
n = 32000          ** Total de muestras.
i! = TIMER        ** Toma la hora inicial
FOR n = 1 TO 32000
  a = CALL ADREAD ** Lectura AD.
NEXT n
f! = TIMER        ** Toma la hora final.
d! = f! - i!      ** Tiempo total de ADREAD + Lazo FOR-NEXT
```

```
i! = TIMER
FOR n = 1 TO 32000 ** Cálculo de tiempo que insume FOR-NEXT
NEXT n
f! = TIMER
g! = f! - i!
```

```
** Cálculo del tiempo que insume ADREAD (descontando FOR-NEXT)
t! = (d! - g!) / n: v! = 1 / t!
PRINT t!, v!
```

La función INISYS inicializa el sistema, incluye a la placa ADQ12-B y a un conjunto de variables utilizadas por todas las funciones y llamados de ADQLIB. INISYS debe ser invocada antes de utilizar cualquier otra rutina de la presente librería. El llamado se produce declarando como argumento la dirección base (DirBas). Si la placa se halla instalada en la dirección declarada retorna el mismo valor (DirBas), en caso contrario retorna el valor 1.

```
DirBas = &h300
A = INISYS (DirBas)
IF A = DirBas THEN
  PRINT "ADQ12-B instalada"
ELSE IF A = 1 THEN
  PRINT "ADQ12-B no identificada"
END IF
```

Si la placa es ubicada, INISYS realiza las operaciones que siguen:

- a) Pone a cero todos los bits del port OUTBR.
- b) Pone a cero todos los bits del registro de control (CTREG), ello implica: fondo de escala +5V, canal analógico seleccionado 0, pacer inactivo, interrupción del pacer enmascarada.
- c) Inicializa un conjunto de variables utilizadas por la presente librería:

- **mDIRBAS**. Toma el valor de la dirección base declarada en el llamado a INISYS. Si ADQ12-B no fue identificada toma el valor 0.
- **mCONTR**. Contiene una copia del estado del registro de control. Toma el valor cero tras el llamado a INISYS (ver GETCON).
- **mERROR**. Bandera de error del sistema. Toma el valor 1 si la placa no se halla instalada ó DirBas es incorrecta. Se hallará en el valor 255 si no se produjo el llamado de INISYS. Cuando mERROR vale cero significa que no hay error detectado.

Las variables mencionadas son definidas por las rutinas de ADQLIB. El usuario podrá obtener su estado vía los llamados GETCON y GETERR.

IMPORTANTE. Todas la rutinas de ADQLIB examinan mERROR, continuarán con sus funciones específicas solo si mERROR vale cero. En caso contrario retronarán del llamado sin efectuar tareas.

DELAY (argumento)

Tipo: CALL

Permite generar demoras de hasta 65535 miliSeg en intervalo mínimos de 1 miliSegundo. Una vez invocada la rutina el procesador permanecerá en un lazo cerrado hasta que se cumpla el tiempo de demora. DELAY emplea como temporizador el PACER que dispone la placa ADQ12-B, y no altera las funciones temporales propias del computador. El argumento fija la demora en miliSeg y su valor oscila entre 0 y 65535.

CALL DELAY (1200) * Demora 1.2 Segundos

Dly % = 3000 * Demora 3 Segundos
CALL DELAY (Dly %)

Empleando variables enteras en precisión simple el máximo valor positivo es 32767. Si se deseara una demora mayor, la solución más simple es definir el argumento en hexadecimal.

CALL DELAY (&HFFFF) * Equivale 65535

NOTA. La subrutina DELAY es similar a la sentencia SLEEP de QBASIC. La diferencia reside en que SLEEP opera con intervalos mínimos de un segundo.

GETCON

Tipo: FUNCTION

Permite obtener el valor del registro de control, CTREG. La función no necesita argumentos de entrada.

A = GETCON * A contiene el valor de CONTR.

El significado de los bits correspondientes al CTREG son:

Bit 0-3: Canal seleccionado.

Bit 4-5: Ganancia seleccionada.

Bit 6: Habilitación del PACER.

Bit 7: Máscara sobre la interrupción del PACER.

Nota. El registro de control es de escritura solamente. Cuando se utilizan las funciones de librería, el valor retornado corresponde a mCONTR, es decir una copia del valor de dicho registro. Si el usuario ha modificado el registro mediante sus propias sentencias, el valor retornado no deberá ser tomado como válido.

GETERR

Tipo: FUNCTION

El valor de retorno de GETERR corresponde a la bandera de error del sistema. No necesita argumentos de entrada.

A = GETERR ;* A contendrá el valor de la bandera de error.

Los posibles valores retornados sobre la variable son:

0: No se identificó error. La rutina INISYS ha sido ejecutada, se ha identificado la placa ADQ12-B en la dirección declarada.

1: La placa ADQ12-B no fue identificada en la dirección declarada.

255: La función INISYS no ha sido ejecutada.

Los llamados a rutinas y funciones de la presente librería producirán resultados válidos cuando no hay errores pendientes (ver INISYS).

OUTBIT (argumento)

Tipo: CALL

OUTBIT permite definir los bits del port de salida OUTBR, el argumentos es cargado sobre el citado port. El valor del argumento deberá hallarse comprendido entre 0 y 255, si se empleara un valor mayor OUTBIT asumirá solamente los 8 bits del menor peso.

CALL OUTBIT (15) * OUTBR toma el valor 15

A = &Hf7

CALL OUTBIT (A) * OUTBR toma el valor &Hf7

Tenga presente que el port OUTBR se define bit a bit, por tanto el algoritmo correspondiente a OUTBIT se encarga de volcar el valor del argumento teniendo en cuenta la citada propiedad. Si se deseara modificar un solo bit del port, es conveniente emplear la sentencia OUT del BASIC. Ejemplo.

OUT (&H304), &H13 * Defina con 1 el bit 3 (DirBas=300h)

Nota. Tenga presente que el bit cero de OUTBR se halla destinado a habilitar la interrupción proveniente de la entrada IN0. Cuando no se utilizan las interrupciones conviene librar de puentes a JIRQ, ó se deberá mantener el valor del bit0 en nivel bajo.

SETCHA (argumento)

Tipo: CALL

La rutina SETCHA permite definir el canal sobre el que se ha de tomar muestras analógicas, SETCHA opera solamente en la selección del canal, sin afectar otras funciones de la placa. El argumento de entrada será el canal seleccionado.

CALL SETCHA(3) * Selecciona el canal 3
Channel = 15
CALL SETCHA (Channel) * selecciona el canal 15.

El valor del argumento ha de ser entero en precisión simple. Si se utiliza el modo diferencial el argumento deberá hallarse comprendido entre 0 y 7. Al utilizar el modo desbalanceado los valores deberán hallarse entre 0 y 15. Si se emitieran valores mayores, SETCHA tomará únicamente los 4 bits de menor peso.

SETGAN (argumento)

Tipo: CALL

La rutina SETGAN permite definir la ganancia de la etapa de conversión A/D. SETGAN no modifica otras funciones. El argumento será la ganancia según los valores que se indican en la tabla siguiente (ADQ12-B standard).

Argumento	Fondo Escala Bipolar	Fondo Escala Unipolar
0	±5.0V	+5.0V
1	±2.0V	+2.0V
2	±1.0V	+1.0V
3	±0.5V	+0.5V

El valor del argumento ha de ser entero en precisión simple. Se emplearán valores mayores a 3, SETGAN tomará únicamente los 2 bits de menor peso.

CALL SETGAN(3) * Fondo de escala ±0.5V

SQUARE (argumento)

Tipo: CALL

Utiliza el Timer2 para generar por la salida OUT2 una señal de onda cuadrada. La frecuencia dependerá del valor elegido para el argumento y el reloj seleccionado en JCK (CLK2). El periodo de la señal será:

$$TOUT2 = TCLK2 * \text{argumento}$$

El argumento será cargado por SQUARE en el contador del Timer2 y deberá hallarse entre 4 y 65535 (0004H y FFFFH). Si el argumento se halla comprendido entre 0 y 3, SQUARE procede a detener la oscilación.

JCK	TLCK2
1	4 Seg
2	16 Seg
3	64 Seg

Ejemplo:
CALL SQUARE (10)